

Parametry a vlastnosti konkrétních IO

Název školy: SPŠ Ústí nad Labem, středisko Resslerova

Autor: Ing. Pavel Votrubec

Název: VY_32_INOVACE_02_CIT_23_Technologie_TTL

Téma: Technologie TTL s logickými členy

Číslo projektu: CZ.1.07/1.5.00/34.10.1036



evropský
sociální
fond v ČR



EVROPSKÁ UNIE



MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY



OP Vzdelávání
pro konkurenceschopnost

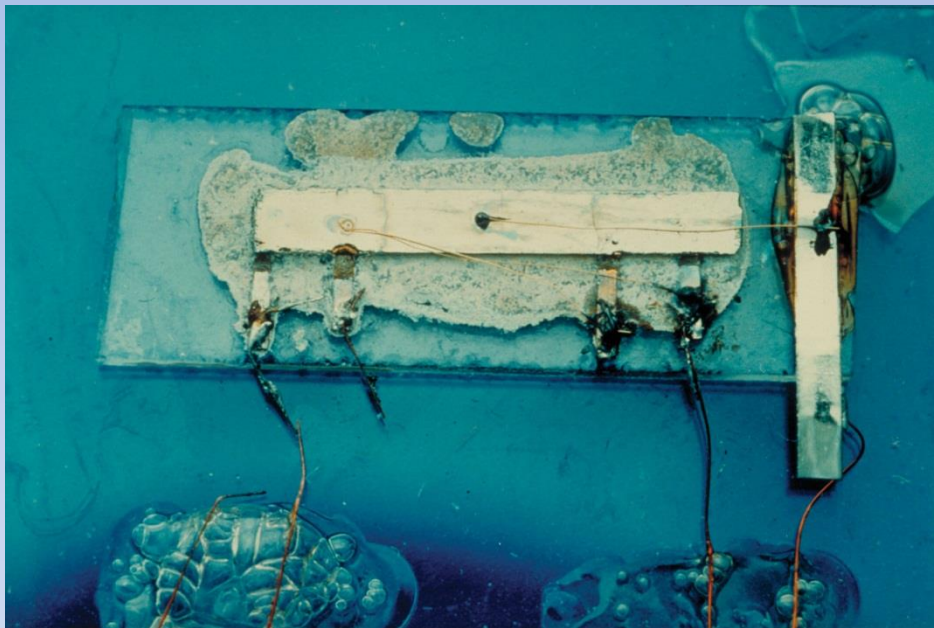
INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

Patentový vynález integrovaného obvodu

- **Jack St. Clair Kilby** Během práce ve společnosti Texas Instruments (TI) v roce 1958 vynalezl integrovaný obvod. V téže době učinil tentýž objev Robert Noyce pracující ve společnosti Fairchild Semiconductor.
- V létě 1958 pracoval Kilby jako nově přijatý inženýr v TI, který dosud neměl právo na letní prázdniny. Léto strávil prací na problému návrhu obvodů, kterému se běžně říkalo „tyranie množství,“ a dospěl k závěru, že ekonomickým řešením může být použití polovodičů jako základu všech součástí obvodu, což dovolí vytvořit obvod na jediné polovodičové desce. Svůj objev prezentoval 12. září před vedením Texas Instruments: ukázal jim kus germania, na kterém byl vyleptán obvod oscilátoru, k němuž byl dráty připojen osciloskop. Zmáčkl tlačítko a osciloskop ukázal spojitou sinusoidu, což dokazovalo, že jeho integrovaný obvod pracuje, a že tedy problém vyřešil. Patent na „Jednodílný obvod vytvořený z germania“, první integrovaný obvod, byl podán 6. února 1959. Robert Noyce 25. dubna 1959.

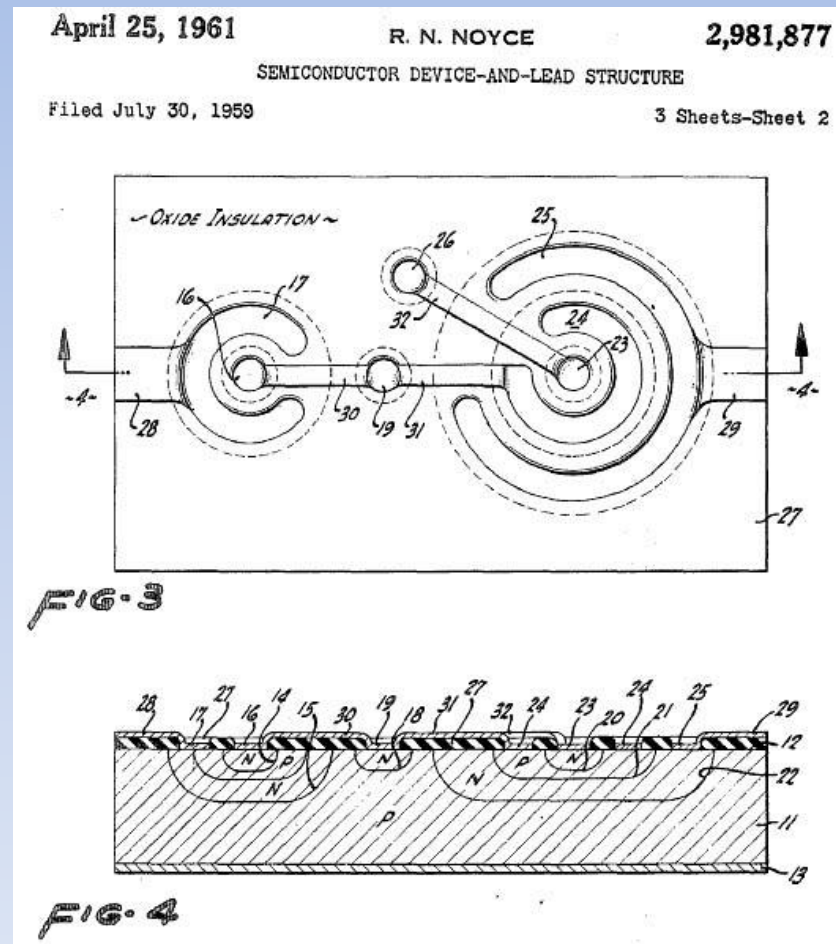
První IO na světě v roce 1959

Jack Killby IO na bázi germania



Zdroj: <http://0.tqn.com/d/inventors/1/0/t/C/1/intergratedcircuit.jpg>

Robert Noyce IO na bázi křemíku

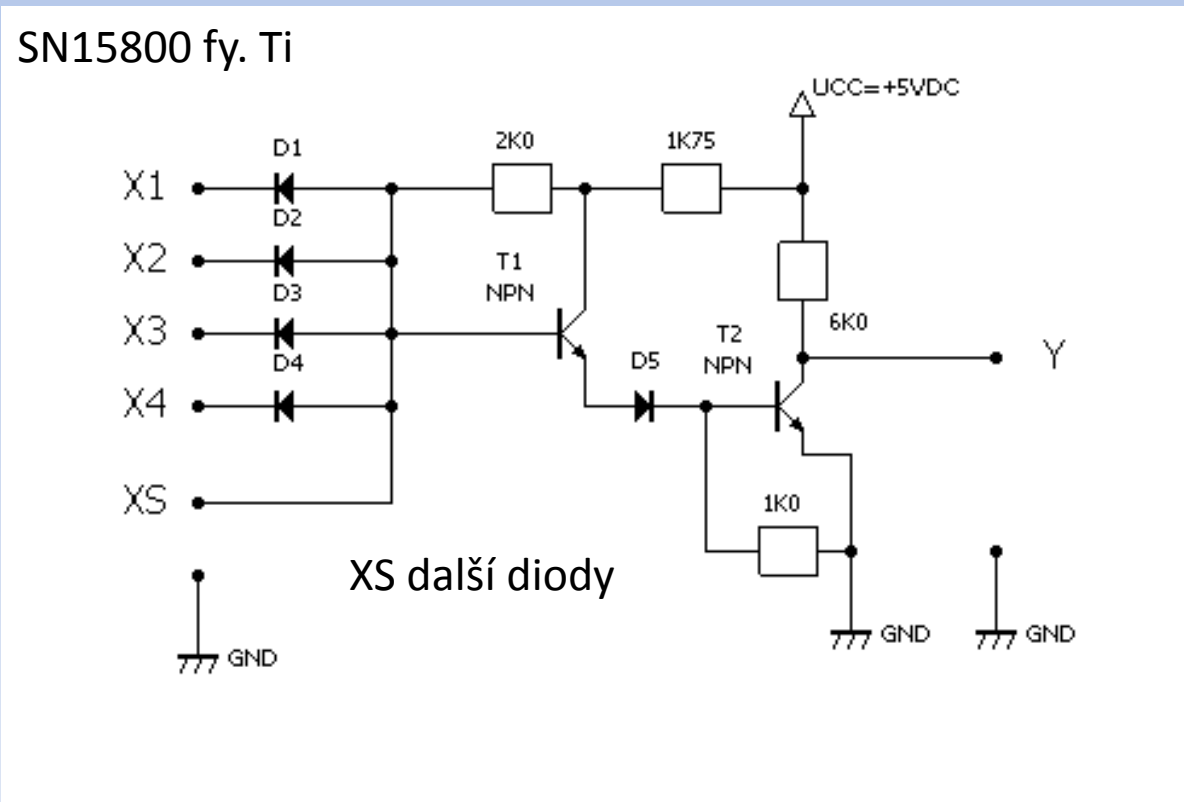


Zdroj: <http://www.cpushack.com/2011/04/25/50-years-ago-today-the-ic-was-patented/>

IO Technologie DTL

čtyřvstupový NAND řady SN15xxx

$$Y = \overline{X_1 * X_2 * X_3 * X_4 * X_5}$$

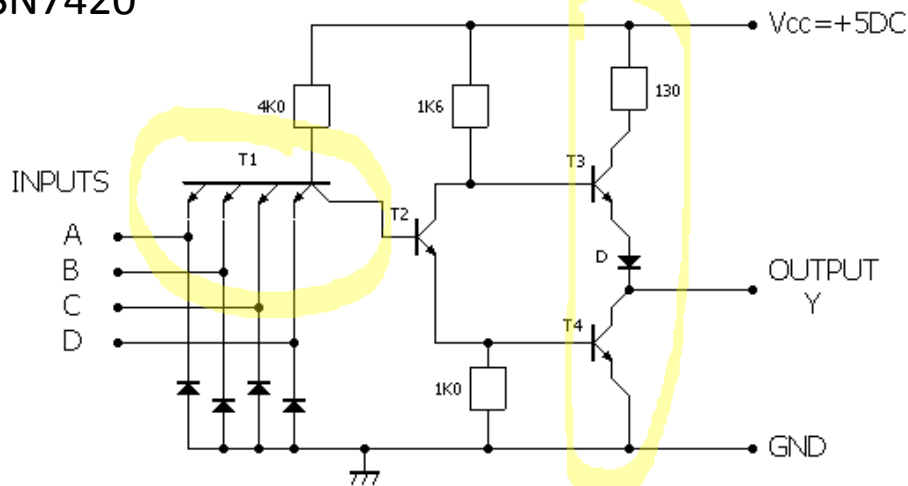


Nové objevy, nové technologie „víceemitorový tranzistor“

TTL – tranzistor-tranzistor-logic

TOTEM

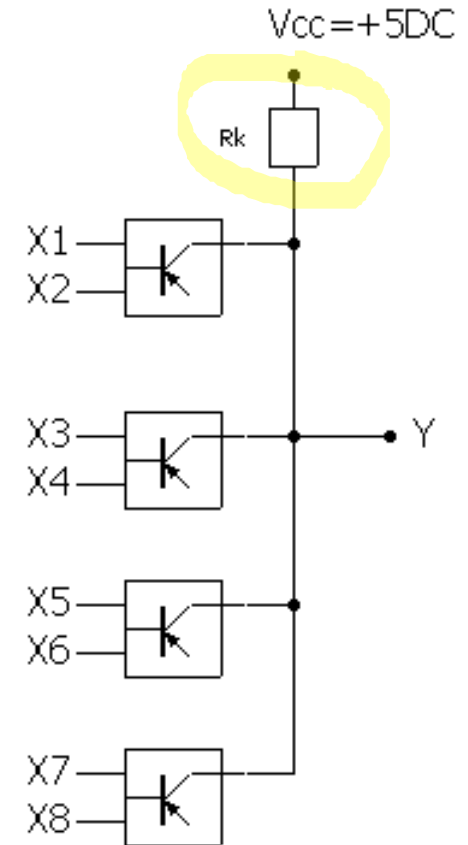
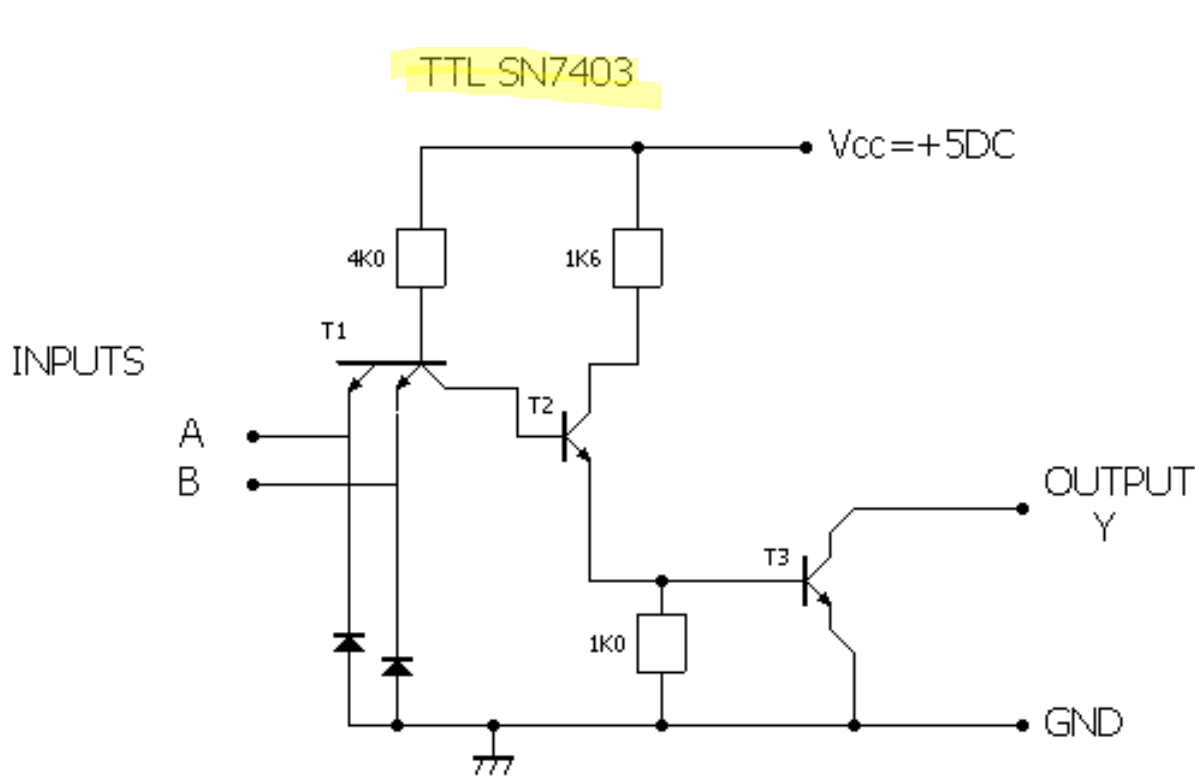
SN7420



Je-li kterýkoliv ze vstupů (A až D) na napěťové úrovni 0, protéká proud odporem 4K a bází tranzistoru T1 do vstupu. Tranzistor T1 je saturován, na jeho kolektoru je téměř stejné napětí jako na uvažovaném emitoru, tedy též napětí 0V. Tato napěťová úroveň nestačí k otevření T2. Tranzistor T4 je tedy také uzavřen, zatímco na bázi T3 je plné napětí zdroje +5V. Tranzistor T3 je zapojen jako emitorový sledovač a tedy na výstup je přes diodu přivedeno napětí 5V.

Jsou-li naopak všechny vstupy na napětí 5V, uzavře se přechod B-E tranzistoru T1 a odporem 4K protéká přes otevřený přechod K-B proud do báze tranzistoru T2. Ten se otevře, jeho napětí na kolektoru klesne a tranzistor T3 se zavírá. Současně se průtokem emitorového proudu tranzistoru T2 zvyšuje napětí na odporu 1K a otevírá se tranzistor T4. A na výstupu je napěťová úroveň 0V. **Vstupní víceemitorový tranzistor T1** má různý počet emitorů, definovaný výrobcem podle typu integrovaného obvodu.

TTL s otevřeným kolektorem



$$Y = \overline{X1 * X2 * X3 * X4 * X5 * X6 * X7 * X8}$$

Použití: pro buzení sběrnic. Možnost montážního součinu.